

## Zadanie 1

Mamy dane następujące funkcje logiczne:

$$X = (A \text{ xor } B) \text{ xor } C$$

$$Y = (A \text{ and } B) \text{ or } (A \text{ and } C) \text{ or } (B \text{ and } C)$$

- Narysuj schemat tego układu
- Zapisz tabelę prawdy tego układu - jakie będą jego wyjścia dla każdego możliwego zestawu wejść
- Czy wiesz, co ten układ realizuje? (oczywiście "tak" nie jest wystarczającą odpowiedzią na to pytanie :P)
- Czy wiesz, że każdą funkcję logiczną da się zapisać za pomocą tylko jednego typu bramek? Jakże to są bramki?
- Zapisz te funkcje za pomocą tylko jednego typu bramek
- Czy jesteś w stanie wymyślić implementację tego układu, która nie wykorzystuje ŻADNYCH bramek? (hint: gdzie można zapisać tablicę prawdy?)

## Zadanie 2

Załóżmy, że mamy procesor posiadający 8 rejestrów (r1, r2, r3, r4, r5, r6, r7, r8) i obsługujący wyłącznie następujące operacje:

LOAD outreg, liczba – zapisz stała do rejestru

ADD outreg, inreg, inreg – wykonaj operacje ADD na rejestrach

NAND outreg, inreg, inreg – wykonaj operacje NAND na rejestrach

JMP numer\_linii – skok bezwarunkowy

JNZ reg, numer\_linii – jeśli reg != 0, to skocz

SHR reg – przesunięcie rejestru o jeden bit w prawo

SHL reg – przesunięcie rejestru o jeden bit w lewo

Spróbuj napisać program, który:

- obliczy  $r1 * r2$  i wynik zapisze w r8
- policzy ile jest jedynek w reprezentacji binarnej liczby zapisanej w rejestrze r1, wynik zapisze w r8
- obliczy średnią z wartości pierwszych czterech rejestrów i wynik zapisze w r8 (zaokrąglony w dół do liczby całkowitej)

## Instalacja ISE

(jeśli masz swoje FPGA używające innego środowiska i wiesz jak go używać to możesz pominąć ten krok, tylko wspomnij o tym w mailu z rozwiązaniami zadań)

Miałem napisać tu instrukcję instalacji ale uznałem że po co skoro w internetach są dokładne tutoriale: <https://forbot.pl/blog/kurs-fpga-instalacja-srodowiska-ise-xilinx-id16215>, sekcja "Instalacja środowiska do syntezy układów PLD"

Uwaga! Tak jak piszą w tym artykule, wybieramy ISE 14.7. NIE POMYLIĆ Z NOWSZYM VIVADO - Vivado nie obsługuje niektórych starszych układów z którymi będziemy pracować.

Instalacja na linuxie przebiega z tego co pamiętam dość analogicznie, w razie problemów pytajcie. Ważna uwaga dla linuxowców: jeśli używacie jakiegoś niestandardowego shella to przed odpaleniem settings64.sh przełączcie się na basha bo będą problemy.

Po zainstalowaniu, utwórz projekt z następującymi parametrami:

- Top-level source type: HDL
- Family: Spartan6
- Device: XC6SLX9
- Package: TQG144
- Preferred Language: Verilog

Następnie utwórz nowy pusty plik typu "Verilog Module" i do rozwiązań zadań dołącz screenshota z otwartym widokiem Design Summary.

## **Kontakt**

Rozwiązania prześlij na adres [krzys\\_h@interia.pl](mailto:krzys_h@interia.pl). W razie jakichkolwiek wątpliwości - śmiało pisz.

(ostatnio w zadaniu z procesorem zapomniałem jednej instrukcji i nikt się nie przyznał że podejrzenie trudne :P)